

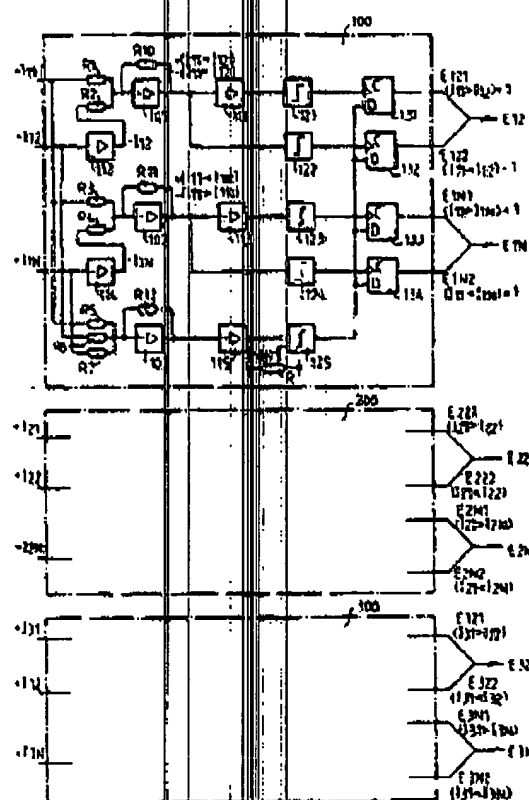
Current symmetrising circuitry for parallel converters - having branches of semiconductor switches and phase outputs coupled together via choke coils

Patent number: DE4038869
 Publication date: 1991-08-01
 Inventor:
 Applicant:
 Classification:
 - international: (IPC1-7): H02M1/08; H02M7/48
 - european: H02M1/08; H02M7/48P
 Application number: DE19904038869 19901201
 Priority number(s): DE19904038869 19901201

Report a data error here

Abstract of DE4038869

The circuitry for balancing the currents in self-commutated inverters operating in parallel drive and whose phase outputs are interconnected via choke coils (L11, L12, L1N; L21, L22, L2N; L31, L32, L3N), allows the currents to be measured or sensed discretely through the branches by current transformers (T11-T3N) each with series-connected rectifying element (T11-T3N), and (N-1) of the N current values to be compared with a common comparison reference value. The current supply time of the semiconductor switch in the discrete branches are shifted from the comparison value in accordance with the deviation of the individual current values measured or sensed. One current transformer (T11...T3N) is provided for each branch-pair so as to reduce outlay on the choke coils (L11...L3N) since the current are balanced by the circuit arrangement i.e. the semiconductor switches (GTO-thyristors) have different switching times. ADVANTAGE - Simplified method.



Data supplied from the esp@cenet database - Worldwide

BEST AVAILABLE COPY

19 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

22 Patentschrift
10 DE 40 38 869 C 1

21 Aktenzeichen: P 40 38 869.7-32
22 Anmeldetag: 1. 12. 90
23 Offenlegungstag: -
25 Veröffentlichungstag
der Patenterteilung: 1. 8. 91

51 Int. Cl.⁵:
H 02 M 1/08
H 02 M 7/48

DE 40 38 869 C 1

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

73 Patentinhaber:

Licentia Patent-Verwaltungs-GmbH, 6000 Frankfurt,
DE

72 Erfinder:

Wegener, Klaus Ing.(grad.), 1000 Berlin, DE

56 Für die Beurteilung der Patentfähigkeit
in Betracht gezogene Druckschriften:

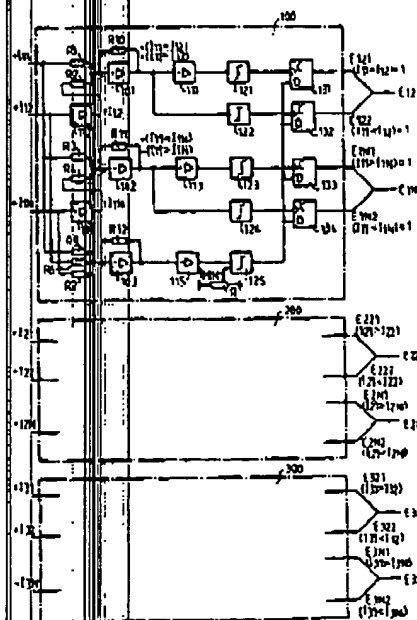
DE 40 39 207 C1

DE 36 02 496 C2

DE-B. K. Heilmann, C. Stumpe »Thyristoren«
Stuttgart 1969 S. 301 + 302;

54 Schaltungsanordnung zur Symmetrierung von Strömen in mehreren im Parallelbetrieb arbeitenden selbstgeführten Wechselrichtern

57 Es soll eine Schaltungsanordnung zur Symmetrierung von Strömen in mehreren, im Parallelbetrieb arbeitenden, selbstgeführten Wechselrichtern angegeben werden, bei denen die Zweige aus nicht selektierten Halbleiterschaltern gebildet sind und je Phase über Drosselspulen miteinander verbunden sind. Dazu sind die Stromwerte ($I_{11} \dots I_{1N}$) jedes Zweiges erfaßt und gleichgerichtet. Je Phase werden bis auf einen gemeinsamen Vergleichswert (I_{11}) sämtliche erfaßten Stromwerte ($I_{12} \dots I_{1N}$) jeweils einem Umkehrverstärker (112, 114) zugeführt, der ausgangsseitig jeweils mit einem Meßverstärker (101, 102) verbunden ist, auf dessen Eingang zusätzlich auch der gemeinsame Vergleichswert (I_{11}) aufgeschaltet ist. Jeder Meßverstärker (101, 102) ist einmal direkt jeweils mit einem ersten Komparator (122, 124) und einmal über einen weiteren Umkehrverstärker (111, 113) jeweils mit einem zweiten Komparator (121, 123) verbunden. Alle Komparatoren (121 bis 124) sind jeweils ausgangsseitig an den C-Eingang eines D-Flipflops (131 bis 134) geschaltet, das jeweils ausgangsseitig mit einem Korrekturglied zur Verschiebung der Stromführungszeit der Halbleiterschalter in den einzelnen Zweigen entsprechend der Abweichung des einzelnen erfaßten Stromwerts ($I_{12} \dots I_{1N}$) vom Vergleichswert (I_{11}) verbunden ist. Außerdem sind sämtliche erfaßten Stromwerte ($I_{11} \dots I_{1N}$) der parallelgeschalteten Zweige jeder Phase dem Eingang eines gemeinsamen Summierverstärkers (103) zugeführt. Dieser ist ...



BEST AVAILABLE COPY

DE 40 38 869 C 1

Beschreibung

Die Erfindung bezieht sich auf eine Schaltungsanordnung gemäß dem Oberbegriff des Patentanspruchs. Eine solche Anordnung ist durch die DE 36 02 496 C2 bekannt.

Durch die verschiedenen Schaltzeiten der steuerbaren Halbleiterschalter entstehen bei der Parallelschaltung von Wechselrichtern in den somit parallelgeschalteten Wechselrichterzweigpaaren zusätzliche Belastungen durch Ausgleichsströme, die die speisende Gleichspannungsquelle durch die gleichsinnig gesteuerten Wechselrichterzweige treibt. Diese Ausgleichsströme müssen durch Zusatzmaßnahmen begrenzt bzw. vermieden werden.

Die unterschiedlichen Schaltzeiten der Halbleiterschalter lassen sich zum Beispiel dadurch aneinander angleichen, daß aus einer ausreichend großen Anzahl von Halbleiterschaltern diejenigen ausgewählt werden, die etwa gleiche Eigenschaften aufweisen. Ein derartiges Selektieren ist jedoch unwirtschaftlich und deshalb in der Regel in der Praxis nicht realisierbar.

In einfachster Weise bietet es sich aber stattdessen an, am Ausgang der Wechselrichter Drosselspulen anzuschließen (vgl. K. Heumann und C. Stumpe "Thyristoren", B. G. Teubner, Stuttgart, 1969, insbesondere Seiten 301 und 302). Da die unterschiedlichen Schaltzeiten der Halbleiterschalter jedoch eine mittlere Spannung, die ungleich Null ist, an den Drosselspulen bewirken können, muß für eine geeignete Gegenspannung gesorgt werden. Dies kann zum Beispiel dadurch erreicht werden, daß ohmsche Widerstände in Reihe zu den Drosseln angeordnet werden. Bei großen Leistungen und hohen Wirkungsgraden eines Wechselrichters ist die Lösung jedoch wegen der Verlustleistung der Widerstände unwirtschaftlich.

Die in der eingangs genannten DE 36 02 496 C2 beschriebene Anordnung legt parallel arbeitende Wechselrichterzweige zugrunde, die galvanisch an ihrem Ausgang nicht miteinander verbunden sind. Vielmehr arbeiten die einzelnen Wechselrichter über Drosselspulen auf getrennte Primärwicklungen eines Transformators, der eine einzige Sekundärwicklung aufweist. Die Ströme durch die Primärwicklungen des Transformators werden zur Bildung eines Mittelwerts herangezogen.

Bei dieser bekannten Schaltungsanordnung werden $(n-1)$ der n Wechselrichterströme mit dem Mittelwert verglichen und die Abweichungen jeweils einem Stromregler zugeführt. Die Ausregelung der Regelabweichung läßt eine schnelle Stellung des Stromes durch eine Verschiebung der Zündimpulse für die Halbleiterschalter zwecks Symmetrierung der Ströme nicht zu. Auch kann es Schwierigkeiten geben, einen zur Symmetrierung ausreichenden Stellbereich für die Zündimpulse, insbesondere bei einer zeitlichen Vorverlegung der Zündimpulse, sicherzustellen.

In dem älteren DE-Patent 40 23 207 wird ein Verfahren angegeben, bei dem beim Einsatz von nicht selektierten Halbleiterschaltern in den Wechselrichterzweigen der parallel arbeitenden Wechselrichter ohne zusätzlichen Aufwand an Leistungsbauteilen, insbesondere an ohmschen Widerständen, eine ausreichende Gegenspannung zur Symmetrierung der Ströme durch die Wechselrichterzweige erzeugt wird, wobei eine sehr schnelle Stellung des zu symmetrierenden Stromes über einen Steuersatz erfolgt und ein ausreichender zeitlicher Stellbereich für die Zündimpulse zur Verfügung gestellt wird. Das wird dadurch erreicht, daß bei im

Parallelbetrieb arbeitenden Wechselrichtern mit galvanisch über die Drosselspulen verbundenen Wechselrichterzweigen entsprechend der Abweichung des jeweiligen Stromwerts vom Mittelwert über eine vorgegebene Bandbreite hinaus die Einsatzzeitpunkte und/oder die Endzeitpunkte der Zündimpulse der Halbleiterschalter der einzelnen Wechselrichterzweige vorverlegt oder verzögert werden und daß grundsätzlich für alle Halbleiterschalter in den Wechselrichterzweigen, deren Stromwerte innerhalb der um den Mittelwert vorgegebenen Bandbreite liegen, auch der Einsatzzeitpunkt der Zündimpulse um eine vorgegebene Zeit verzögert wird und/oder auch der Endzeitpunkt der Zündimpulse um eine vorgegebene Zeit vorverlegt wird.

Der Erfindung liegt die Aufgabe zugrunde, eine Schaltungsanordnung der eingangs genannten Art anzugeben, mit der das zuvor erwähnte Verfahren nach dem DE-Patent 40 23 207 mit einfachen Mitteln realisiert wird, ohne daß sich beim Hoch- oder Zurückfahren des Wechselrichters (das heißt, bei sehr kleinen Strömen) in den parallelgeschalteten Zweigen undefinierte Zustände ergeben.

Diese Aufgabe wird gemäß der Erfindung durch die im Patentanspruch gekennzeichneten Merkmale gelöst.

Als Vergleichswert wird hierbei nicht der Mittelwert der Ströme in den Zweigen, sondern einfach ein einem der Zweigströme entsprechender Wert verwendet. Infolge der Vorgabe des Minimalstromwertes ist sichergestellt, daß bei kleinen, schlecht zu erfassenden Strömen keine Verschiebungen der Stromflußzeiten bei den Halbleiterschaltern in den Zweigen vorgenommen werden, so daß störende Schaltzustände beim Hoch- oder beim Zurückfahren des Wechselrichters vermieden werden.

Die Erfindung soll im folgenden anhand von in der Zeichnung dargestellten Ausführungsbeispielen erläutert werden. Es zeigt

Fig. 1 das Prinzipschaltbild zur Steuerung parallelgeschalteter Zweigpaare von Wechselrichtern,

Fig. 2 den Aufbau der Stromauswertung zur Symmetrierung der Zweigströme gemäß der Erfindung,

Fig. 3 ein Impulsdiagramm bezüglich der Ansteuerung eines Halbleiterschalters in einem der parallelgeschalteten Wechselrichterzweigpaare beim Einsatz der Schaltung nach Fig. 2 und

Fig. 4a, 4b den schematischen Aufbau der Stromsymmetrierung für vier parallele Zweige.

Fig. 1 zeigt drei zusammengeschaltete, selbstgeführte Wechselrichter, die jeweils über einen Zwischenkreis-kondensator C_1 , C_2 , C_3 gespeist werden. Dabei kann jeder Kondensator C_1 , C_2 , C_3 von einem Netz über einen Gleichrichter getrennt eingespeist werden oder alle Kondensatoren werden gemeinsam gespeist und dienen nur zur Entkopplung der einzelnen Wechselrichter. Die einzelnen Phasen der im Parallelbetrieb arbeitenden Wechselrichter sind mit 10 (Ausgang U), 20 (Ausgang V) und 30 (Ausgang W) bezeichnet. Sie bestehen aus parallelgeschalteten Zweigpaaren mit nicht näher bezeichneten, über ihren Steueranschluß ein- und abschaltbaren Halbleiterschaltern (zum Beispiel GTO-Thyristoren) und Drosselspulen L_{11} , L_{12} ... L_{1N} , L_{21} , L_{22} ... L_{2N} , L_{31} , L_{32} ... L_{3N} . Die Zweigpaare können beliebig erweitert werden. Deshalb ist die Bezeichnung des jeweils dritten Zweiges hier mit N indiziert.

Die Halbleiterschalter in den einzelnen Zweigen weisen — da nicht selektiert — unterschiedliche Schaltzeiten auf, so daß unterschiedliche Ströme durch die Zweige fließen. Diese Ströme sollen durch die Schaltungsan-

BEST AVAILABLE COPY

DE 40 38 869 C1

3

ordnung nach der Erfindung symmetriert werden, damit der Aufwand für die Drosselspulen $L_{11} \dots L_{3N}$ gering gehalten werden kann.

Zu diesem Zweck ist für jedes Zeigpaar ein Stromwandler $T_{11} \dots T_{3N}$ vorgesehen, durch den der jeweils wirksame Zweigstrom erfaßt wird. Ein nachgeschaltetes gleichrichtendes Glied (hier als einfachstes Mittel eine Diode) $D_{11} \dots D_{3N}$ liefert für jeden Zweig dann einen dem Strom durch den Zweig entsprechenden Stromwert $I_{11} \dots I_{3N}$.

Die Halbleiterschalter werden je Phase über Korrekturstufen 11, 22, 33 an ihrem Steueranschluß angesteuert. Die eigentlichen Ansteuersignale E_u , E_v und E_w kommen aus einer nicht gezeigten zentralen Steuerung und werden zunächst über Verzögerungsstufen 1, 2 und 3 flankenverschoben, damit eine spätere Korrektur in einfacher Weise in beiden Richtungen, das heißt für eine zeitlich verzögerte oder eine zeitlich vorgelegte Ansteuerung der Halbleiterschalter möglich ist.

Die durch die Verzögerungsstufen 1, 2, 3 zeitlich verzögerten Ansteuersignale E_{vu} , E_{vv} , E_{vw} werden phasengerecht innerhalb der Korrekturstufen 11, 22, 33 einzelnen Korrekturgliedern $111 \dots 11N$, $221 \dots 22N$, $331 \dots 33N$ zugeführt, die zusätzlich ein korrigierendes Signal $E_{12} \dots E_{3N}$ zur individuellen zeitlichen Verschiebung der Ansteuersignale für die Halbleiterschalter (und damit der Stromführungszeit des zugeordneten Halbleiterschalters) erhalten, um die Zweigströme zu symmetrieren. Die eine Symmetrierung der Ströme durch die einzelnen Zweige bewirkenden Ansteuersignale sind mit $A_{11} \dots A_{1N}$, $A_{21} \dots A_{2N}$, $A_{31} \dots A_{3N}$ bezeichnet.

Fig. 2 zeigt den Aufbau der eigentlichen Stromauswertung zur Symmetrierung der Ströme, das heißt die Schaltung zur Erzeugung der korrigierenden Signale $E_{12} \dots E_{3N}$ für die einzelnen Zweige.

Die Stromauswertung erfolgt getrennt je Phase, aber prinzipiell gleich. Deshalb ist von den drei identischen, den einzelnen Phasen 10, 20, 30 zugeordneten Auswertungsschaltungen, 100, 200, 300 nur die Schaltung 100 in Einzelheiten dargestellt. Sie wird hier auch allein näher erläutert:

Je Phase werden bis auf einen gemeinsamen Vergleichswert, für den für die Auswertungsschaltung 100 der Vergleichswert I_{11} gewählt ist, sämtliche erfaßten Stromwerte $I_{12} \dots I_{1N}$ jeweils einem Umkehrverstärker 112, 114 zugeführt, der ausgangsseitig jeweils über Bewertungswiderstände R_2 , R_4 mit einem Meßverstärker 101, 102 verbunden ist, auf dessen Eingang zusätzlich über weitere Bewertungswiderstände R_1 , R_3 auch der gemeinsame Vergleichswert, also I_{11} , aufgeschaltet ist. Jeder Meßverstärker 101, 102 ist einmal direkt jeweils mit einem ersten Komparator 122, 124 und einmal über einen weiteren Umkehrverstärker 111, 113 jeweils mit einem zweiten Komparator 121, 123 verbunden. Alle Komparatoren 121, 122, 123 und 124 sind jeweils ausgangsseitig an den C-Eingang eines D-Flip-Flops 131, 132, 133, 134 geschaltet, das jeweils ausgangsseitig mit einem der in Fig. 1 gezeigten Korrekturglieder 112 \dots 11N zur Verschiebung der Stromführungszeit der Halbleiterschalter verbunden ist. Außerdem sind sämtliche erfaßten Stromwerte $I_{11}, I_{12} \dots I_{1N}$ der parallelgeschalteten Zweigpaare jeder Phase, also hier weiterhin die Stromwerte der Phase 10 dem Eingang eines gemeinsamen Summiervverstärkers 103 zugeführt. Dieser ist ausgangsseitig über einen Umkehrverstärker 115 an den Eingang eines eingangsseitig zusätzlich mit einem einstellbaren Minimalstromwert I_{MIN} beaufschlagten Mi-

nimalstromkomparators 125 geschaltet. Die Einstellung des Minimalstromes I_{MIN} erfolgt über ein Potentiometer R . Der Ausgang des Minimalstromkomparators 125 ist mit dem D-Eingang jedes D-Flip-Flops 131 bis 134 verbunden.

Gemäß Fig. 2 werden die gleichgerichteten Stromwerte der Zweigströme I_{11} und I_{1N} mit dem Vergleichswert I_{11} verglichen. Die Meßverstärker 101, 102 geben dann ein positives ($I_{11} > I_{12}$ bzw. $I_{11} < I_{1N}$) oder negatives ($I_{11} < I_{12}$ bzw. $I_{11} > I_{1N}$) Signal am Ausgang ab. Die Abweichengenaugkeit kann an den Meßverstärkern 101, 102 mit einem Verstärkungswiderstand R_{10} , R_{11} eingestellt werden. Die Komparatoren 121, 122, 123, 124 werten dann die analoge Spannung aus und geben ein entsprechendes Signal auf die D-Flip-Flops 131 bis 134, damit am Ausgang die jeweils in Fig. 2 angegebenen logischen Pegel, also zum Beispiel die Pegel entsprechend E_{121} , E_{122} des Signals E_{12} abgegriffen werden können.

Die Stromauswertung wird beim Einschalten allerdings erst aktiv, wenn der einstellbare Minimalstrom I_{MIN} überschritten wird, damit sich beim erstmaligen Stromaufbau keine undefinierten Zustände ergeben. Nach dem Überschreiten des Minimalstromes I_{MIN} werden die D-Eingänge der D-Flip-Flops 131, 132, 133, 134 auf den hohen Pegel gelegt, und damit können die Ausgangssignale der Stromkomparatoren 121 bis 124 ausgewertet werden. Auch beim Abklingen der Zweigströme kann dann durch Verschieben der Abschaltimpulse für die Halbleiterschalter die Stromsymmetrie korrigiert werden.

Die Schaltung überwacht dabei nicht die Ströme direkt während der Ein- und Ausschaltphase, da gerade bei GTO-Wechselrichtern sehr steile Stromanstiegsgeschwindigkeiten die Regel sind.

Fig. 3 zeigt den Verlauf des eigentlichen Ansteuersignals E_u (bzw. in gleicher Form, nur zeitversetzt E_v , E_w) über die Zeit t . Durch die in Fig. 1 dargestellten Zeitstufen 1 (bzw. 2) ergibt sich eine Flankenverschiebung um eine Zeit t (sowohl an der Einschaltflanke als auch an der Ausschaltflanke) für das Signal E_u (bzw. E_v , E_w) also das Signal E_{vu} (bzw. E_{vv} , E_{vw}). Das unkorrigierte Ansteuersignal A_{11} für einen der Halbleiterschalter (zum Beispiel den oberen Halbleiterschalter, für den unteren Halbleiterschalter gilt dann das entsprechend invertierte Signal) im Zweig des Vergleichsstromes I_{11} entspricht dem Signal E_{vu} . Das Ansteuersignal A_{12} für einen der Halbleiterschalter (also dann ebenfalls der obere Halbleiterschalter) im Zweig des Zweigstromes I_{12} ist entsprechend der Abweichung des Stromwerts I_{12} vom Vergleichswert I_{11} innerhalb der durch die kleinen Pfeile angezeigten Bereiche zeitverschoben. Entsprechendes gilt für das Ansteuersignal A_{1N} für einen der Halbleiterschalter (hier dann ebenfalls der obere Halbleiterschalter) im Zweig des Stromes I_{1N} .

Fig. 4a zeigt noch einmal eine Phase 10 von 4 Wechselrichtern (Halbleiterschalter nicht dargestellt) mit vier parallelgeschalteten Zweigpaaren mit Drosselspulen L_{11} , L_{12} , L_{13} , L_{14} sowie einer Stromerfassung der Stromwerte I_{11} , I_{12} , I_{13} , I_{14} über Wandler T_{11} , T_{12} , T_{13} , T_{14} . Die erfaßten Stromwerte werden hier zur besseren und schnelleren Stromsymmetrierung alle jeweils miteinander verglichen.

Dieses ist in Fig. 4b schematisch dargestellt, wobei jeweils die Stromwerte bereits vorzeichengerecht (daß heißt, negative Werte werden durch nicht gezeigte Umkehrverstärker bereitgestellt) eingezeichnet sind. Zum Beispiel wird der negative Stromwert I_{12} zusammen mit dem positiven I_{11} über Bewertungswiderstände R_1 , R_2

BEST AVAILABLE COPY

DE 40 38 869 C1

5

6

dem Meßverstärker 101 zugeführt. Das positive Ausgangssignal des Meßverstärkers 101, sofern $I_{12} > I_{11}$ ist, schaltet den Komparator 122, und das negative Ausgangssignal des Meßverstärkers 101, sofern $I_{11} > I_{12}$ ist, schaltet über den Umkehrverstärker 111 den Komparator 121, wie zu Fig. 2 beschrieben. Entsprechendes erfolgt bei den übrigen Stromvergleichen. Die nachgeschalteten Flip-Flops sind hier fortgelassen.

Hierzu 4 Seiten(n) Zeichnungen

Patentanspruch

10

Schaltungsanordnung zur Symmetrierung von Strömen in im Parallelbetrieb arbeitenden selbstgeführten Wechselrichtern, deren Zweige aus Halbleiterschaltern gebildet sind und deren Phaseausgänge über Drosselspulen (L_{11} , L_{12} , L_{1N} ; L_{21} , L_{22} , L_{2N} ; L_{31} , L_{32} , L_{3N}) miteinander verbunden sind, wobei

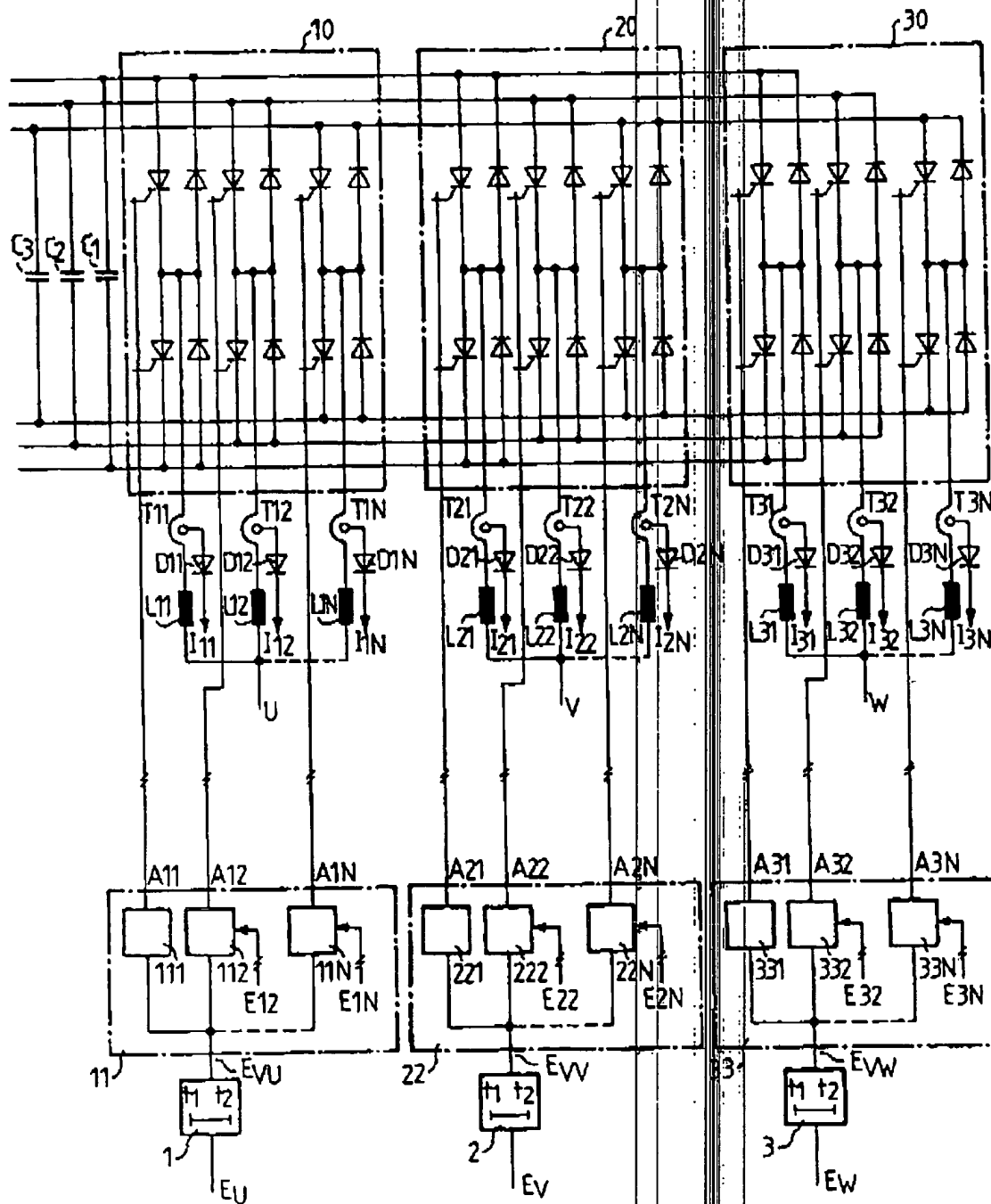
- die Ströme durch die Zweige einzeln durch Stromwandler (T_{11} — T_{3N}) mit einem nachgeschalteten, gleichrichtenden Glied (D_{11} — D_{3N}) erfaßt werden,
 - $N-1$ der einzelnen erfaßten N Stromwerte mit einem gemeinsamen Vergleichswert verglichen werden und
 - die Stromführungszeit der Halbleiterschalter in den einzelnen Zweigen entsprechend der Abweichung des einzelnen erfaßten Stromwertes vom Vergleichswert verschoben wird,
- dadurch gekennzeichnet,
- daß je Phase ein erfaßter Stromwert (I_{11} ; I_{21} ; I_{31}) am Ausgang des zugehörigen gleichrichtenden Glieds (D_{11} ; D_{21} ; D_{31}) als Vergleichswert vorgesehen ist,
 - daß je Phase sämtliche weiteren ($N-1$) erfaßten Stromwerte (I_{12} ... I_{1N} ; I_{22} ... I_{2N} ; I_{32} ... I_{3N}) am Ausgang der gleichrichtenden Glieder (D_{12} ... D_{1N}) jeweils einem Umkehrverstärker (112, 114) zugeführt werden, der ausgangseitig jeweils mit einem Meßverstärker (101, 102) verbunden ist, auf dessen Eingang zusätzlich auch der gemeinsame Vergleichswert (I_{12}) aufgeschaltet ist,
 - daß jeder Meßverstärker (101, 102) einmal direkt jeweils mit einem ersten Komparator (122, 124) und einmal über einen weiteren Umkehrverstärker (111, 113) jeweils mit einem zweiten Komparator (121, 123) verbunden ist,
 - daß jeder der ersten (122, 124) und zweiten Komparatoren (121, 123) ausgangseitig jeweils an den C-Eingang eines D-Flip-Flops (131, 132, 133, 134) geschaltet ist, das ausgangseitig jeweils mit einem Korrekturglied (111, 112...11N) zur Verschiebung der Stromführungszeit der Halbleiterschalter verbunden ist,
 - daß sämtliche erfaßten Stromwerte (I_{11} , I_{12} ... I_{1N}) der parallelgeschalteten Zweige einer Phase (U) dem Eingang eines gemeinsamen Summierverstäarkers (103) zugeführt sind, der ausgangseitig über einen zusätzlichen Umkehrverstärker (115) an den Eingang eines eingangseitig zusätzlich mit einem einstellbaren Minimalstromwert (I_{MIN}) beaufschlagten Minimalstromkomparators (125) geschaltet ist
 - und daß der Ausgang des Minimalstromkomparators (125) jeweils mit dem D-Eingang jedes D-Flip-Flops (131 bis 134) verbunden ist.

BEST AVAILABLE COPY

ZEICHNUNGEN SEITE 1

Nummer:
Int. Cl. 5:
Veröffentlichungstag:DE 40 38 889 C1
H 02 M 1/08
1. August 1991

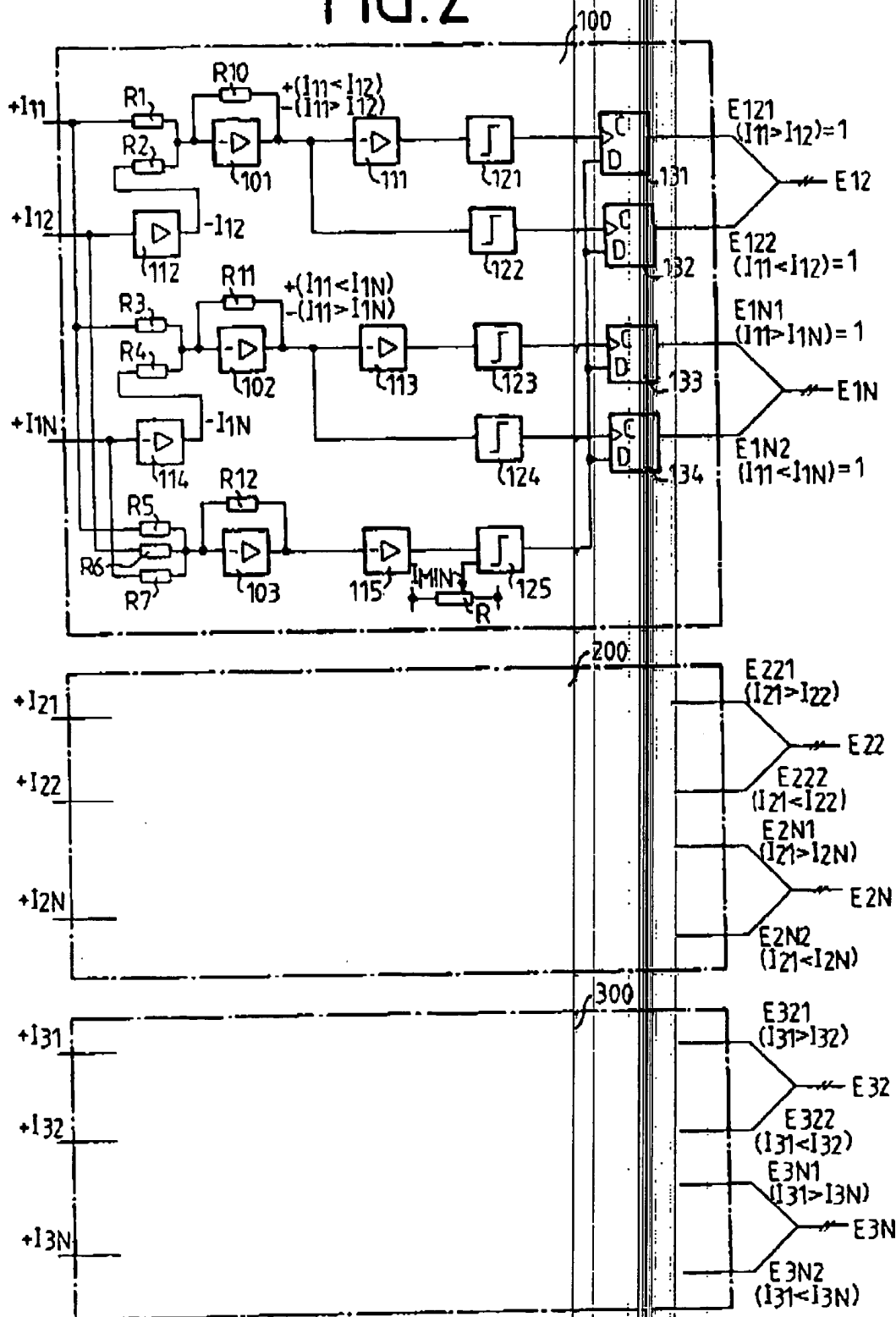
FIG. 1



BEST AVAILABLE COPY

108 131/319

FIG.2



108 131/319

BEST AVAILABLE COPY

ZEICHNUNGEN SEITE 3

Nummer:

Int. Cl.:

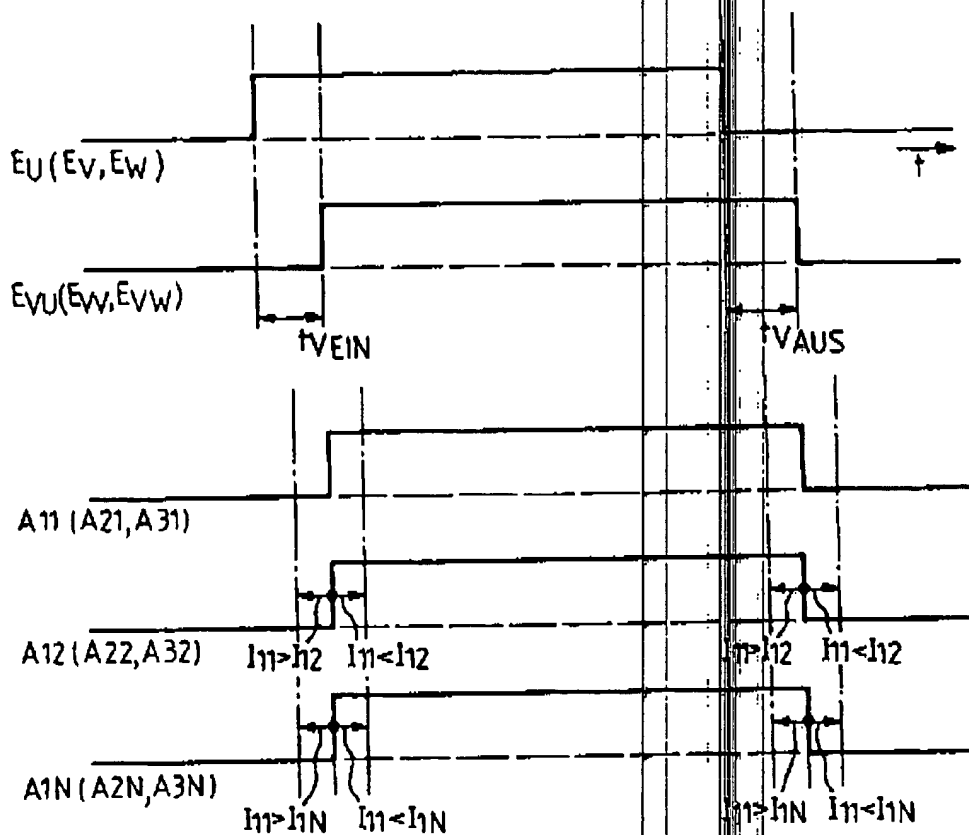
Veröffentlichungstag:

DE 40 38 809 C1

H 02 M 1/08

1. August 1991

FIG.3



BEST AVAILABLE COPY

108 131/319

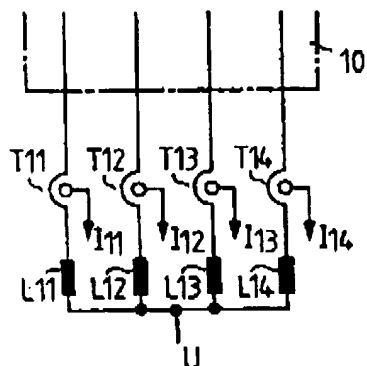


FIG. 4a

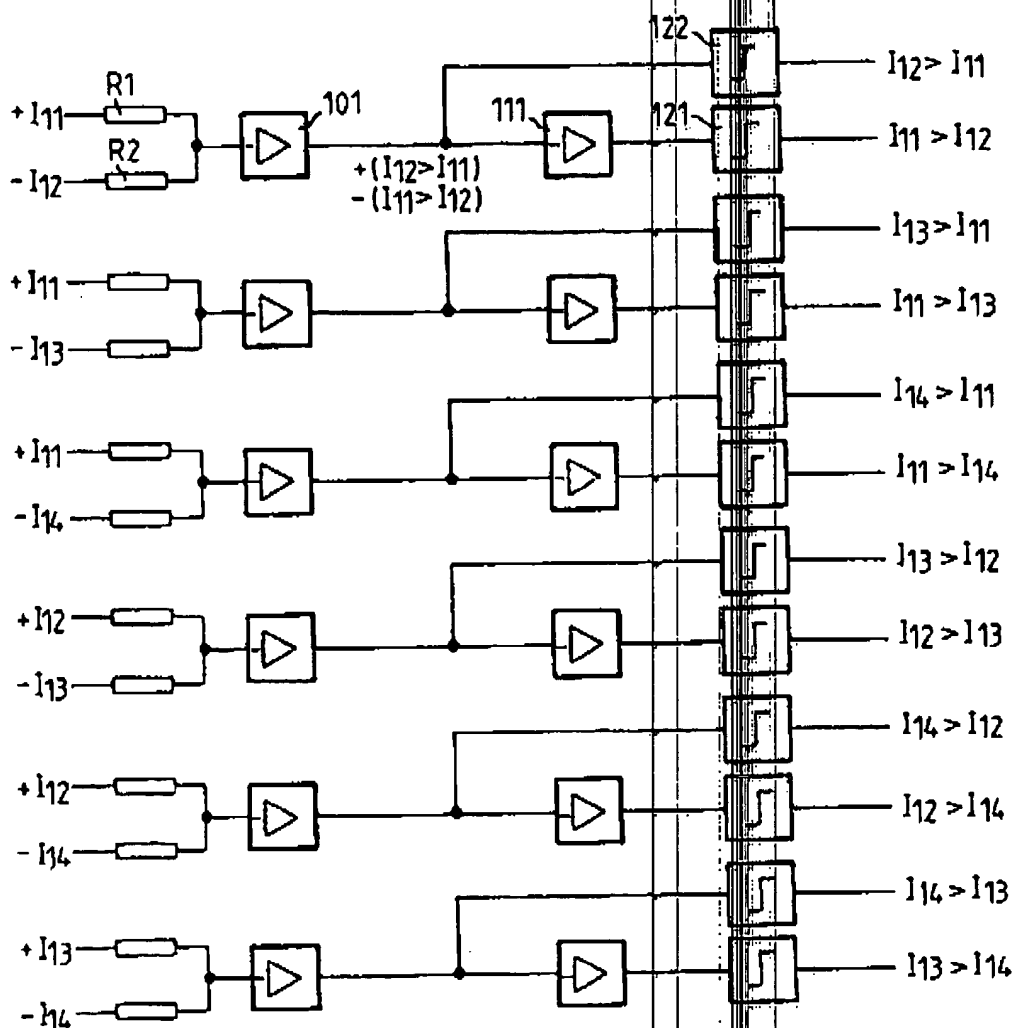


FIG. 4b

BEST AVAILABLE COPY

108 131/319